

情報工学実験報告書

実験テーマ：論理回路演習 2

提出期限：令和 5 年 10 月 30 日

情報工学科 3 年 3 番

氏 名：荒木 渉志

指導教官：梅木 陽

教官コメント：	受付日
	評価

1. 実験概要

本実験では、フリップフロップを用いた論理回路を構築し、与えられた仕様に合致した組み合わせ論理回路や順序回路を設計できることを目的とする。まず、本実験で用いるフリップフロップを IC によって実現する。その後、スイッチと LED の動作確認をし、実際に組み合わせ回路の作成を行う。

2. 実験

① SR フリップフロップ

ここでは SR フリップフロップ(FF)について記述する。まず、フリップフロップ(FF)とは状態を記憶したり、入力された信号の数をカウントしたりする機能を持つ回路のことである。これの基本となるのが SR-FF である。S(セット)と R(リセット)の二つの入力から Q と $\bar{Q}$ を出力する。ここでは IC に NAND ゲート(74LS00)を用いる。S と R が H レベルの時から処理を開始して、S を L にすると Q は H になり、S を H にした後、R を L にすると Q は L になる。SR 両方が H の時は状態を維持する。ただし、両方が L の場合は出力が定まらないため不定になる。この処理の真理値表を表 1 に示す。それに対応するタイミングチャートと SR-FF の記号、実際の回路を図 1、図 2、図 3 に表す。図 3 のように一方のスイッチの入力ともう一方の NAND の出力を NAND でつないで Q を出力すると、11 から 01 にしたときのみ Q が 1 になったため、正しく動作したといえる。

入力		出力	
S	R	Q	Q-(バー)
0	0	不定	
0	1	1	0
1	0	0	1
1	1	記憶	

表 1：SR-FF の真理値表(NAND)

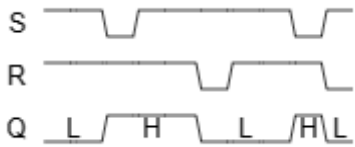


図 1：SR-FF タイミングチャート

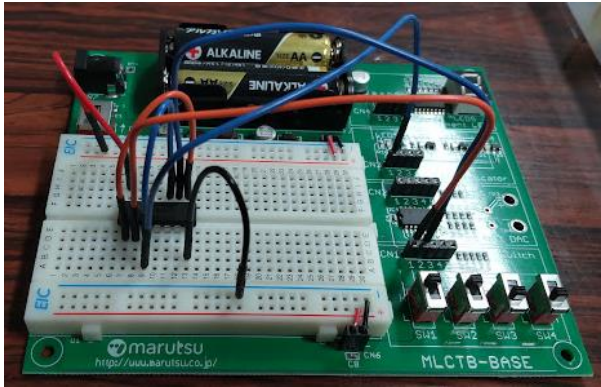


図 3：SR-FF 実践配線図(NAND)

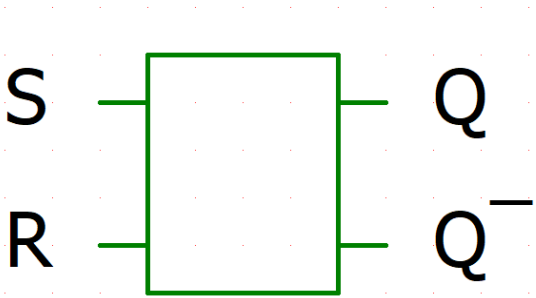


図 2：SR-FF

問題1. 論理回路で習った SR-FF との相違点

本実験で作成した SR-FF は 00 の時は不定で、11 の時は状態を保持したが、本来は 00 の時に状態を保持し、11 の場合不定になる。本来、S と R が L レベルの時から処理を開始して、S を H にすると Q は H になり、S を L にした後、R を H にすると Q は L になる。SR 両方が L の時は状態を維持する。ただし、両方が H の場合は出力が定まらないため不定になる。この処理の真理値表を表 2 に示す。それに対応するタイミングチャートと実際の回路を図 4、図 5 に表す。SR-FF の記号は図 2 同様になる(以下問 3 も同様)。SR-FF の特性方程式(式 1)をそのまま回路にすることでこれを実現する。IC には AND(74LS08)と OR(74LS32)、NOT(74LS04)を用いる(図 5 は子の順に並んでいる)。図 5 のように「入力 S になるスイッチ 1」と「入力 R になるスイッチ 2 の NOT と Q の AND」を OR でつないで Q を出力すると、00 から 10 にしたとき Q が 1 になったため、正しく動作したといえる。

$$Q^+ = S + \bar{R}Q \quad (1) \text{特性方程式}$$

入力		出力	
S	R	Q	Q-(バー)
0	0	記憶	
0	1	0	1
1	0	1	0
1	1	不定	

表 2：SR-FF(特性方程式)

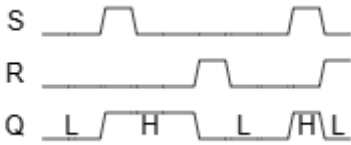


図 4：SR-FF タイミングチャート

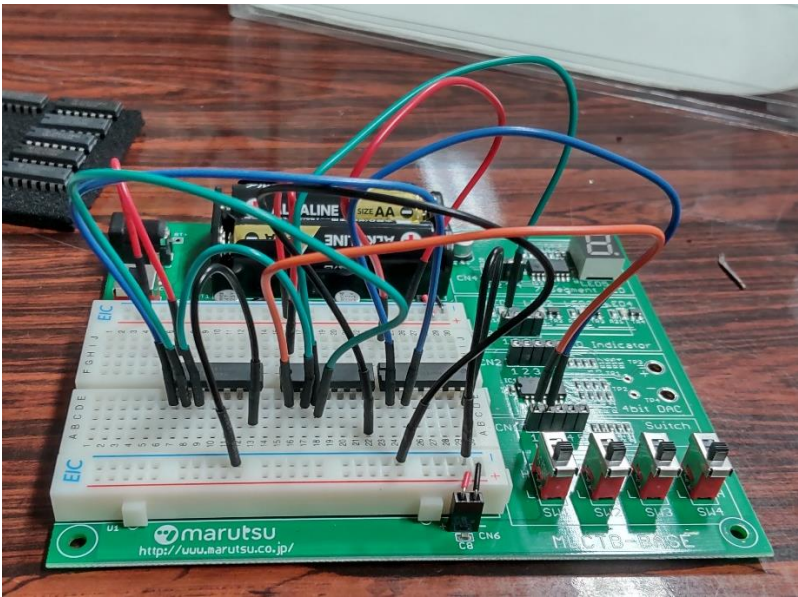


図 5：SR-FF 実践配線図(特性方程式)

問題2. NOR の SR-FF

本実験では NOR(74LS00)を用いて SR-FF を実現する。特性方程式を用いた SR-FF と同様の動作になるため、真理値表、タイミングチャートは表 2、図 4 と同様になる。この時の実際の回路を図 6 に表す。図 6 のように NOR 二つの出力を互いの入力に用いることで実現する。「入力 S となるスイッチ 1 ともう一方の Q」と「入力 R となるスイッチ 2 と前者の出力 $\bar{Q}$ 」を NOR でつないで Q を出力すると、00 から 10 にしたとき Q が 1 になったため、正しく動作したといえる。

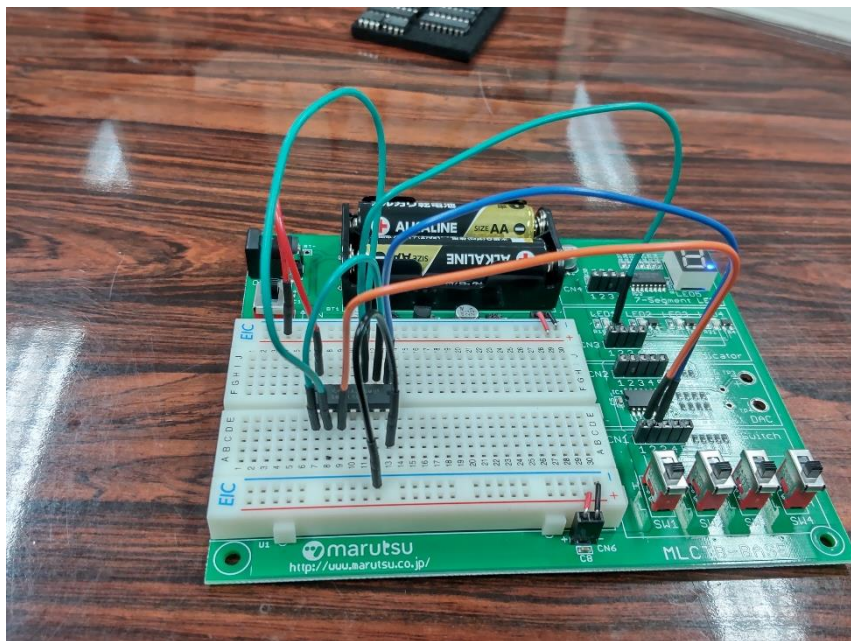


図 6 : SR-FF (NOR)

② D フリップフロップ

ここでは D フリップフロップ(FF)について記述する。D-FF とは入力をそのまま記憶するフリップフロップで、D、クロック(CK)の二つの入力から Q と $\bar{Q}$ を出力する。ここでは IC に D-FF「74LS74」(図9左)、タイマ専用 IC「74LS14」(図9右)を用いる。一方、市販の D-FF には前記の入力二つのほかに PR と CLR が付加されている。PR とはプリセットといい、Q に H をセット(Q を 1 に)する。CLR はクリアといい、Q に L をセット(Q を 0 に)する。CK が H レベルの時から処理を開始して、D を H にすると Q は H になり、D を L にすると Q は L になる。この処理の真理値表を表3に示す。それに対応するタイミングチャートと D-FF の回路、実際の回路を図7、図8、図9に表す。図9のようにスイッチ1(入力 D)2番ポートに、3番ポートにクロック(タイマ専用 IC)をつないで、5番ポートから Q を出力すると、11にしたとき Q が 1 になったため、正しく動作したといえる。

入力		出力	
D	CK	Q	$\bar{Q}$
0	0	0	1
0	1	0	1
1	0	0	0
1	1	1	1

表3：D-FF の真理値表

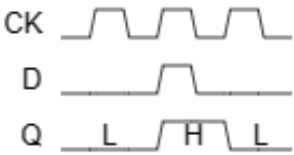


図7：D-FF タイミングチャート

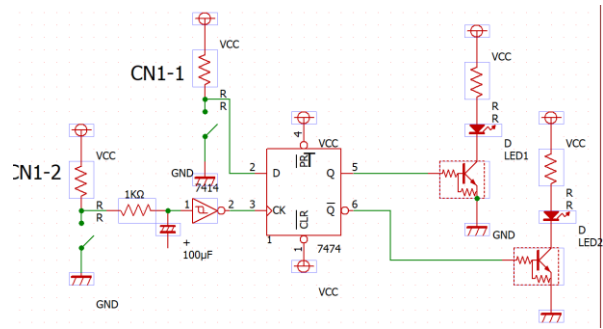


図8：D-FF(74LS74)

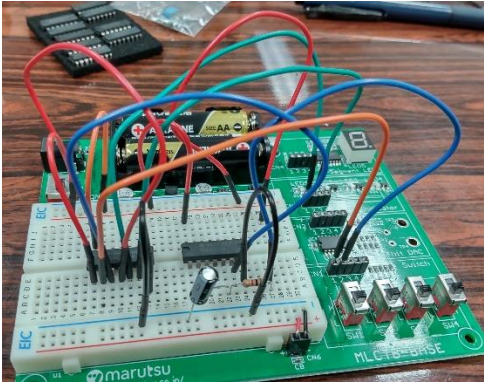


図9：D-FF の実践配線図

問題3. CK の横の三角形の記号

図8の D-FF の記号内の CK の横の三角形の記号は立ち上がりエッジを意味し、クロックが上がるタイミングで Q が変化することを表している。三角形の中に○がある場合はクロックが下がるタイミングで Q が変化することを表している。

③ JK フリップフロップ

ここでは JK フリップフロップ(FF)について記述する。JK-FF は J, K, クロック(CK) の 3 つの入力から Q と $\bar{Q}$ を出力する。動作は SR-FF と似ているが、大きく異なる点として、スイッチ入力 2 つが 11 の時は入力を反転する。このおかげで SR-FF で 11 のとき不定となる問題点を解決している。ここでは IC に「74LS73」(図 12 左), 「74LS14」(図 12 右) を用いる。CK が H レベル, JK が L の時から処理を開始して, J を H にすると Q は H になり, その後, K を L にすると Q は L になる。この処理の真理値表を表 4 に示す。それに対応するタイミングチャートと JK-FF の記号, 実際の回路を図 10, 図 11, 図 12 に表す。図 12 のようにスイッチ 1(入力 J)を 1 4 番ポートに, スwitch 2(入力 K)を 3 番ポートに, 1 番ポートにクロック(タイマ専用 IC)をつないで, 1 2 番ポートから Q を出力すると, 1 0 にしたとき, もしくは Q が 0 で 1 1 の時, Q が 1 になったため, 正しく動作したといえる。

入力			出力	
J	K	CK	Q	$\bar{Q}$
0	0	0	0	1
0	0	1	0	1
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	1	0
1	1	0	0	1
1	1	1	1	0

表 4 : JK-FF の真理値表(もとの Q は 0)

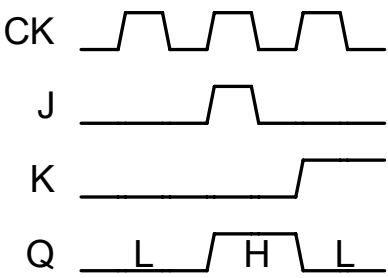


図 10: JK-FF タイミングチャート

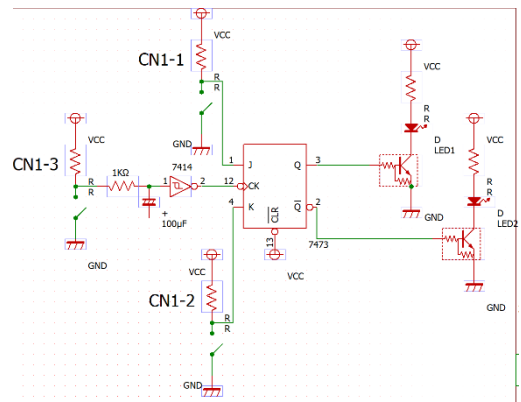


図 11 : JK-FF(74LS73)

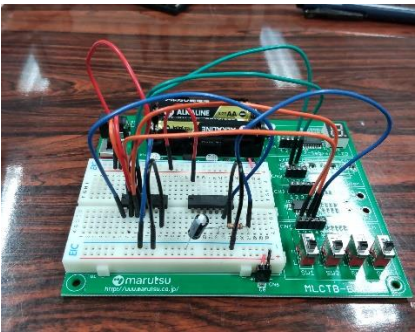


図 12 : JK-FF の実践配線図

問題4. LED 部分にトランジスタを用いる理由

ブレッドボードの LED 部分にはトランジスタが内蔵されている。トランジスタの端子を表面の左から順に、エミッタ、ベース、コレクタと呼び、次のような効果がある。エミッタとベースに抵抗が使用されており、エミッタ側の抵抗はノイズによる誤作動を防止し、ベース側はダイオードに流れる電流を制限する役割を持つ。コレクタは一定の電流が流れているときに抵抗値が変化しても電流を流し続ける働きを持つ。これにより、LED がの光が目に見える速さで点灯と消灯を行うことが出来る。

④ T フリップフロップ

ここでは T フリップフロップ(FF)について記述する。T-FF は T、クロック(CK)の 2 つの入力から Q と $\bar{Q}$ を出力する。動作は JK-FF の同時押し(J = 1, K=1)の時と同様に、T=1 の時入力を反転する。ここでは IC に「74LS74」(図 15 左)、「74LS14」(図 15 右)を用いる。CK が L レベルの時から処理を開始して、CK を H にするごとに Q は H と L を繰り返す。この処理の真理値表を表 5 に示す。それに対応するタイミングチャートと T-FF の記号、実際の回路を図 1 3、図 1 4、図 1 5 に表す。図 1 5 のようにスイッチ 1 (クロック(タイマ専用 IC))を 3 番ポートに、6 番ポートから出る $\bar{Q}$ を 2 番ポート(入力 T)につないで、5 番ポートから Q を出力すると、クロックを上げたとき Q が 1 になり、クロックを下げてからまた上げると Q が 0 になったため、正しく動作したといえる。

入力		出力
T	CK	Q
0	0	0
0	1	0
1	0	0
1	1	1

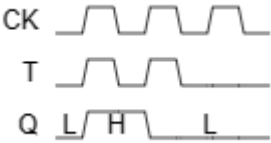


表 5 : T-FF の真理値表(もとの Q は 0)

図 13 : T-FF タイミングチャート

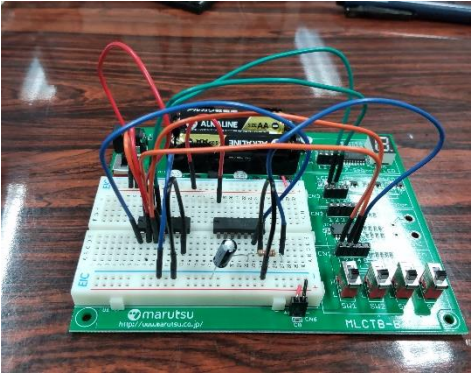
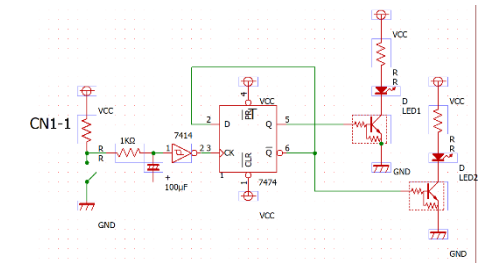


図 14 : T-FF(D を T として扱う)

図 15 : T-FF 実践配線図

問題5. JK-FF による T-FF

ここでは, JK-FF を用いて T-FF を実現する. ④で上記した通り, T-FF は JK-FF の同時押し部分のみを実現するフリップフロップであるため, 入力 J, K には同じスイッチからの入力を与えることで実現することができる. このことから「入力 $J=K=T$ 」となるため, 真理値表および, タイミングチャートはそれぞれ表 5, 図 1 3 と同様になる. JK-FF で実現した T-FF の記号と, 実践配線図を図 1 6, 図 1 7 に示す. スイッチ 1 からの入力(T)を J(1 4 番ポート), K(3 番ポート)両方に挿し, クロック(スイッチ 2)を 1 番ポートに挿入して 1 2 番ポートから Q を出力する. スイッチは両方 L の状態から始めて, スイッチ 2 が H の時スイッチ 1 を H にすると LED が点灯($Q=1$)したため適切に動作したといえる

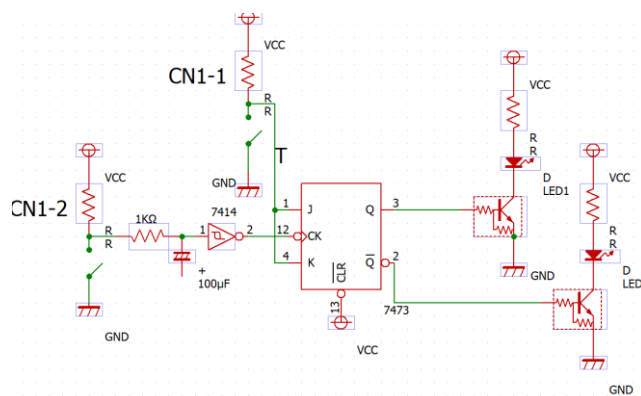


図 1 6 : T-FF(JK-FF)

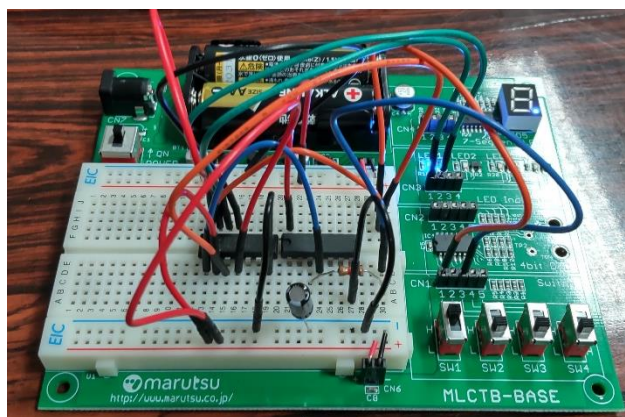


図 1 7 : T-FF(JK-FF)実践配線図

問題6. SR-FF による T-FF

ここではSR-FFを用いてT-FFを実現する。まず、T-FFの入力方程式より、「 $g_1=\bar{T}$ 」, 「 $g_2=T$ 」をSR-FFの入力方程式に代入すると「 $S=T\bar{Q}$ 」, 「 $R=TQ$ 」となる。これを①と同様にNANDでSR-FFを作ることによってT-FFを実現する。この時の回路図、実践配線図を図18, 図19に示す。スイッチ1を上げるとLEDが点灯し、下げてから、もう一度上げると消灯し、その後もLEDがこの動作を繰り返したため適切に動作したといえる。

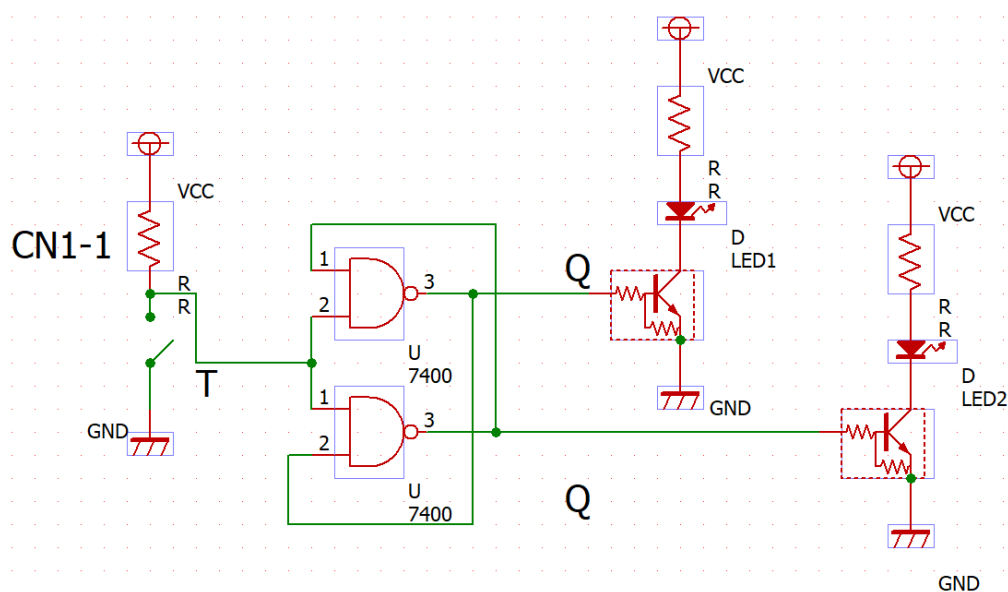


図18 : T-FF(SR-FF)

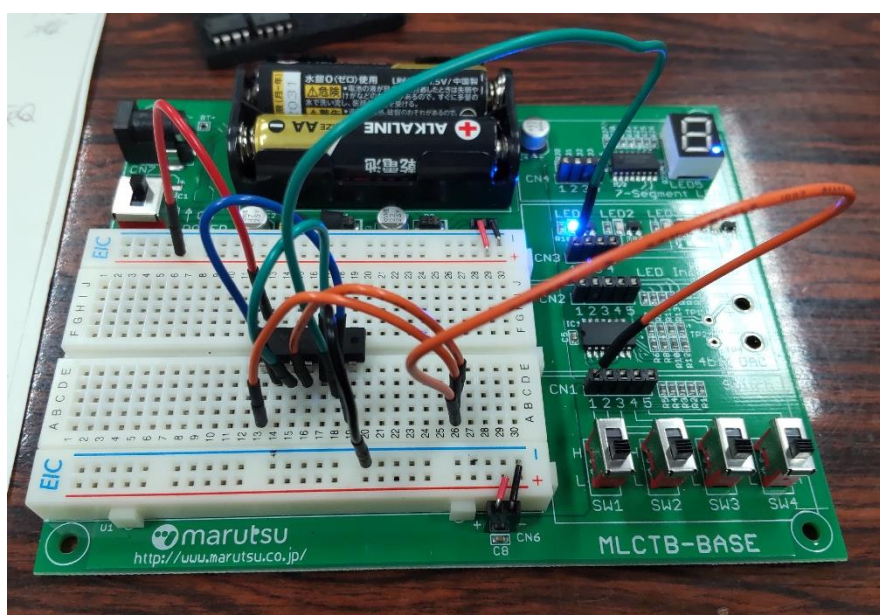


図19 : T-FF の実践配線図(SR-FF)

⑤ T-FF のカウンタ回路

ここではT-FFを用いて「0~3」を昇順で出力するカウントアップ回路と降順で出力するカウントダウン回路を作成する。カウントアップカウンタの回路図, 実践配線図を図20, 図21に示す。クロックをHにした状態で, 入力TをHにするたびにLEDが「00,01,10,11,00...」と0~3を昇順で繰り返したため正しく動作したといえる。

なお, カウントダウン回路も同様に作成したが, うまく動作しなかった。これにはICやブレッドボードの故障やジャンプワイヤの断線, LEDのショートが考えられる。

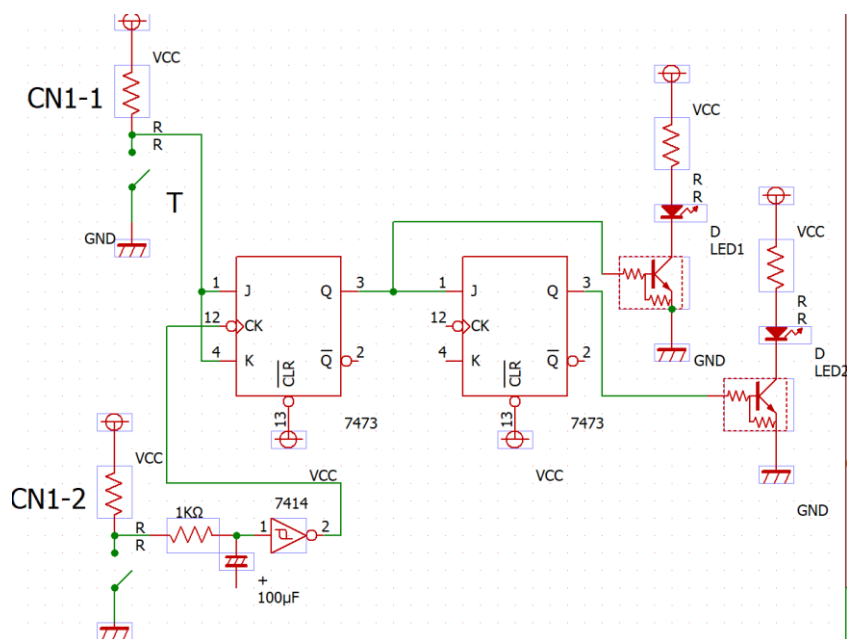


図20：カウントアップ回路

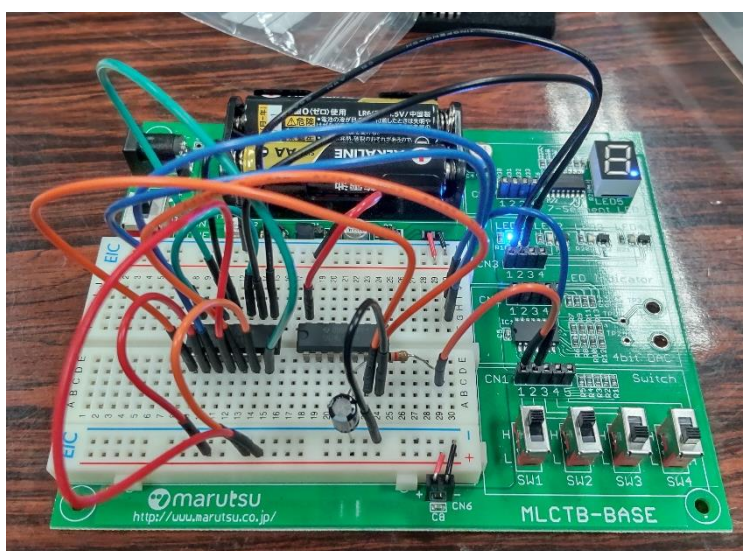


図21：カウントアップ回路の実践配線図

⑥ カウンタ回路用 IC

ここではカウンタ回路用 IC を用いて 0～9 を昇順でカウントする 10 進カウンタを作成する。BCD(2 進法 10 進法)の考え方をを用いて 10 進数の「0～9」を 4 桁の 2 進数「0000～1001」で表現することで実現する。IC には「CMOS4518」を用いる。入力には CK と RESET の 2 つがある。CK を H と L にすることでカウントを行い、RESET を H にすることで「0000」の状態に戻す。このほかに電源につなぐイネーブルというものがあるが、これは H の時に IC の動作そのものや入出力を有効にし、L の時にこれらを無効にする機能を持つ。実践配線図を図 2 3 に示す。この時、クロックを上げ下げするごとに右上の数字が 1 ずつ増えていき、リセットを H にすると 0 になったため正しく動作したといえる。

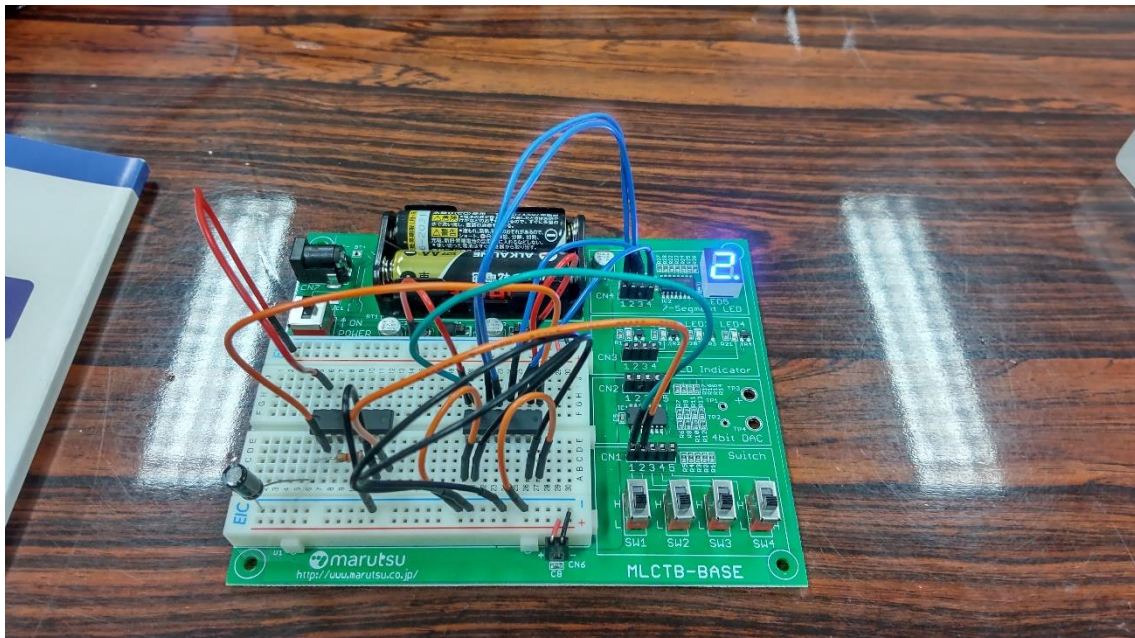


図 2 3 : カウンタ IC の実践配線図